

# Основы программирования на ПЛИС

Лекторы:



**Язык:**

Русский

**Трудоемкость:**

3 з.е.

**Форма контроля:**

Экзамен

**Образовательная программа:**

[Беспроводные технологии](#)

7 семестр

Лекции (ак.час)*	Практические занятия (ак.час)	Лабораторные занятия (ак.час)
32	32	
*1 академический час = 45 минутам		

В рамках данного курса студенты ознакомятся с введением в проектирование ПЛИС, с основами цифровой обработки сигналов и их реализация на ПЛИС и основами разработки встраиваемых систем на ПЛИС.

# Содержание курса

## План курса

### Структура курса

#### **А) Введение в проектирование на ПЛИС:**

##### **1. Цифровая абстракция. Системы счисления. Логические элементы:**

- 1.1. Цифровая абстракция.
- 1.2. Системы счисления. Представление чисел в компьютере. Операции с двоичными числами.
- 1.3. Логические элементы.

##### **2. Булева алгебра. Связь уравнений со схемами. Языки описания аппаратуры:**

- 2.1. Булева алгебра.
- 2.2. Связь уравнений булевой алгебры с логическими элементами.
- 2.3. Комбинационная логика.

##### **3. Комбинационная логика. Последовательная логика. Архитектура ПЛИС:**

- 3.1. Последовательная логика.
- 3.2. Архитектура ПЛИС
- 3.3. Этапы компиляции проекта для ПЛИС на примере Xilinx/IntelFPGA.

##### **4. Конечные автоматы. Этапы компиляции проекта:**

- 4.1. Что такое язык описания аппаратуры. Основы VHDL.
- 4.2. Комбинационная и последовательная логика на VHDL
- 4.3. Знакомство с конечными автоматами и их реализация на ПЛИС с помощью VHDL.

##### **5. Моделирование логических схем с использованием инструмента Modelsim:**

- 5.1. Знакомство с программой Modelsim.
- 5.2. Синтезируемые vs несинтезируемые конструкции VHDL.

##### **6. Отладка в режиме реального времени. Инструменты отладки SignalTap и Memory Content Editor. Основы временного анализа:**

- 6.1. Возможности отладки схем в режиме реального времени.
- 6.2. Инструменты отладки в Quartus: SignalTap, Memory Content Editor.
- 6.3. Основы временного анализа: предпосылки и главные определения.

#### **Б) Основы цифровой обработки сигналов и их реализация на ПЛИС:**

##### **1. Обзор и ключевые сферы применения цифровой обработки сигналов в волоконно-оптических датчиках и приборах на их основе:**

- 1.1. Обзор основных сфер применения волоконно-оптических датчиков и приборов на их основе.
- 1.2. Роль ЦОС в волоконно-оптических приборах. Примеры применения алгоритмов ЦОС в волоконно-оптических датчиках.
- 1.3. Обзор и оценка аппаратных и программных возможностей для моделирования и реализации алгоритмов ЦОС в реальном времени.

##### **2. Базовые элементы ЦОС систем. Основные понятия ЦОС:**

- 2.1. Базовые элементы ЦОС систем.
- 2.2. Линейные системы, принцип суперпозиции.
- 2.3. Базовые виды декомпозиции.
- 2.4. Дельта-функция и импульсная характеристика.
- 2.5. Свертка. Математическое описание и её свойства.
- 2.6. Основы цифровой фильтрации.
- 2.7. Генераторы случайных последовательностей.

##### **3. ПЛИС. Обзор архитектуры, методологии создания проекта для ЦОС:**

- 3.1. Основы программируемой логики. Структура создания проекта в ПЛИС.

3.2. Особенности аппаратной реализации элементов ЦОС в ПЛИС.

#### **4. Моделирование и реализация на ПЛИС системы ЦОС:**

4.1. Построение модели ЦОС в программной среде Matlab Simulink.

4.2. Реализация построенной модели в ПЛИС с использованием САПР Quartus Prime.

4.3. Анализ модели и реализации алгоритмов в ПЛИС.

#### **В) Основы разработки встраиваемых систем на ПЛИС:**

##### **1. Процессор с программным ядром в ПЛИС. Процессорная система на базе NIOS II:**

1.1. Программируемая логика и процессорные ядра. Общие тенденции.

1.2. Особенности процессора с программным ядром. Процессор Nios II.

##### **2. Знакомство с программным обеспечением и реализация первого проекта с использованием NIOS II:**

2.1. Структура процесса разработки.

2.2. Разработка аппаратной части проекта.

2.3. Разработка программной части проекта.

##### **3. Обзор архитектуры процессора NIOS II:**

3.1. Концепция настраиваемого ядра софт-процессора.

3.2. Архитектура процессора.

##### **4. Периферийные блоки для процессора NIOS II:**

4.1. Готовые решения периферии для NIOS II.

4.2. Модификация проекта с использованием IP-ЯДЕР.

##### **5. Прерывания в Nios II.**

## **Рекомендуемые ресурсы**

<https://cpe.ifmo.ru/ru/learning> - Центр Программируемой Электроники.