Микропроцессорные устройства

Lecturers:

Language:
Русский

Credit points:

5 з.е.

Monitoring type:

Экзамен

Educational Program:

Беспроводные технологии

6 семестр

Lectures (a.h)*	Practice (a.h)	Labs (a.h)
96		96
*1 academic hour = 45 minutes		

В рамках курса студенты ознакомятся с комбинационными и последовательными логическими устройствами, также с устройствами электронной памяти и архитектурой микропроцессорных систем.

Course content

План курса

Структура курса

1. Комбинационные и последовательностные логические устройства:

1.1 Представление информации в цифровых системах. Двоичные коды.

1.2 Основы классической логики. Синтез и разновидности комбинационных логических устройств.

1.3 Синтез и разновидности последовательностных логических устройств.

1.4 Основы языка описания аппаратуры VHDL.

2. Устройства электронной памяти. Архитектура микропроцессорных систем:

2.1 Классификация устройств электронной памяти. Оперативные и постоянные запоминающие устройства.

2.2 Flash-память.

2.3 Понятие архитектуры микропроцессора.

2.4 Микроконтроллеры как отдельный класс микропроцессорных устройств.

2.5 Микроконтроллеры семейства MCS-51.

Recommended resources

1. Китаев, Ю. В. Основы цифровой техники : учебное пособие / Ю. В. Китаев. — Санкт-Петербург : НИУ ИТМО, 2007. — 87 с. — Текст : электронный // Лань : электронно-библиотечная система. — URL: https://e.lanbook.com/book/43631 (дата обращения: 04.05.2021). — Режим доступа: для авториз. пользователей.

2. Дэвид, М. Х. Цифровая схемотехника и архитектура компьютера / М. Х. Дэвид, Л. Х. Сара. — Москва : ДМК Пресс, 2017. — 792 с. — ISBN 978-5-97060-522-6. — Текст : электронный // Лань : электронно-библиотечная система. — URL: https://e.lanbook.com/book/97336 (дата обращения: 04.05.2021). — Режим доступа: для авториз. пользователей.

3. Харрис, Д. М. Цифровая схемотехника и архитектура компьютера. Дополнение по архитектуре ARM / Д. М. Харрис, С. Л. Харрис ; перевод с английского А. А. Слинкин. — Москва : ДМК Пресс, 2019. — 356 с. — ISBN 978-5-97060-650-6. — Текст : электронный // Лань : электронно-библиотечная система. — URL: https://e.lanbook.com/book/111431 (дата обращения: 21.05.2021). — Режим доступа: для авториз. пользователей.

4. Пухальский Г.И., Новосельцева Т.Я. Проектирование цифровых устройств – Изд-во Лань, 2012.- 896 с., илл. ISBN 978-5-8114-1265-5.

5. Точчи Р.Д., Уидмер Н.С. Цифровые системы. Теория и практика, 8-е издание.: Пер. с англ. – М.: Издательский дом «Вильямс», 2004.- 1024с.: ил.

6. Бибило П.Н. Основы языка VHDL. Ленанд. 2021.- 328 с.: ил.

7. Бабак В.П., Корченко А.Г., Тимошенко Н.П., Филоненко С.Ф. VHDL справочное пособие по основам языка. Додэка. ДМК Пресс. 2020. - 224 с.: ил.

Grading Policy

Знания, умения и навыки обучающихся при промежуточной аттестации в форме экзамена определяются оценками «отлично», «хорошо», «удовлетворительно», «неудовлетворительно».

«Отлично» – обучающийся глубоко и прочно усвоил весь программный материал, исчерпывающе, последовательно, грамотно и логически стройно его излагает, не затрудняется с ответом при видоизменении задания, свободно справляется с задачами и практическими заданиями, правильно обосновывает принятые решения, умеет самостоятельно обобщать и излагать материал, не допуская ошибок.

«Хорошо» – обучающийся твердо знает программный материал, грамотно и по существу излагает его, не допускает существенных неточностей в ответе на вопрос, может правильно применять теоретические положения и владеет необходимыми умениями и навыками при выполнении практических заданий.

«Удовлетворительно» – обучающийся усвоил только основной материал, но не знает отдельных деталей, допускает неточности, недостаточно правильные формулировки, нарушает последовательность в изложении программного материала и испытывает затруднения в выполнении практических заданий.

«Неудовлетворительно» – обучающийся не знает значительной части программного материала, допускает существенные ошибки, с большими затруднениями выполняет практические задания, задачи.

Дополнительные комментарии

Список вопросов на экзамен:

1. Цифровые методы представления информации. Цифровые коды.

2. Представление положительных и отрицательных чисел в двоичной системе счисления. Прямой, обратный, дополнительный и смещенный коды.

3. Двоичная арифметика. Реализация алгоритмов двоичного сложения и вычитания.

4. Основы Булевой логики. Логические уравнения и таблицы истинности.

5. Элементарные логические функции. Их аппаратная реализация. Способы их использования для реализации произвольных логических функций.

6. Основные теоремы Булевой логики. Их использование для преобразования логических выражений.

7. Методы вывода логических уравнений по таблицам истинности. Карты Карно.

8. Дешифратор, дешифратор-демультиплексор. Выполняемые функции. Вывод уравнения. Примеры реализации.

9. Шифратор. Выполняемые функции. Вывод уравнения. Примеры реализации.

10. Мультиплексор, селектор-мультиплексор. Выполняемые функции. Вывод уравнения. Примеры реализации.

11. Демультиплексор. Выполняемые функции. Вывод уравнения. Примеры реализации.

12. Двоичный сумматор. Выполняемые функции. Вывод уравнения. Примеры реализации.

13. Асинхронный триггер. Выполняемые функции. Вывод уравнения. Возможные реализации.

14. Синхронный триггер. Выполняемые функции. Вывод уравнения. Возможные реализации.

15. Синтез конечных автоматов на основе синхронных триггеров. Функции переходов. Функции возбуждения.

16. Назначение, классификация и характеристики систем памяти. Понятие элементарной запоминающей ячейки.

17. Сверхоперативные запоминающие устройства. Назначение. Характеристики. Реализация.

18. Динамические оперативные запоминающие устройства. Назначение. Характеристики. Реализация.

19. Статические оперативные запоминающие устройства. Назначение. Характеристики. Реализация.

20. Масочные и перепрограммируемые постоянные запоминающие устройства. Назначение. Характеристики. Реализация.

21. Flash-память. Назначение. Характеристики. Реализация (28F200BV-T/B). Алгоритм очистки блока.

22. Flash-память. Назначение. Характеристики. Реализация (28F200BV-T/B). Алгоритм программирования байта (слова).

23. Запоминающие устройства с последовательным доступом. Назначение. Реализация.

24. Базовая структура микропроцессорной системы. Понятие архитектуры микропроцессора.

25. Способы организации системы памяти микропроцессорной системы. Циклы обмена по внутрисистемной магистрали.

26. Регистровая память микропроцессора. Способы организации. Назначение. Классификация.

27. Методы адресации, используемые в системах команд микропроцессоров.

28. Микроконтроллеры. Назначение. Особенности организации процессорного ядра и подсистемы памяти.

29. Порты ввода-вывода микроконтроллера. Назначение. Особенности организации. Режимы работы.

30. Таймеры-счетчики микроконтроллера. Назначение. Особенности организации. Режимы работы.

31. Модули “захват-сравнение”. Назначение. Особенности организации. Режимы работы.

32. Широтно-импульсный модулятор микроконтроллера. Назначение. Особенности организации. Режимы работы.

33. Модуль последовательного ввода-вывода. Назначение. Особенности организации. Режимы работы.

34. Модуль АЦП микроконтроллера. Назначение. Особенности организации. Режимы работы.

35. Семейство микроконтроллеров MCS-51. Характеристики. Особенности архитектуры. Структурная схема.

36. Синхронизация и начальная установка микроконтроллера семейства MCS-51.

37. Внешний интерфейс микроконтроллера семейства MCS-51.

38. Организация памяти программ микроконтроллера семейства MCS-51.

39. Организация памяти данных микроконтроллера семейства MCS-51.

40. Регистры микроконтроллера семейства MCS-51.